

Цифровые предискажения сигнала

Современные и проектируемые системы радиосвязи (3G/4G/5G, LTE/LTE-A, Wi-Fi 802.11n/ac/ax), предназначенные для передачи больших объёмов информации, предполагают использование каналов с высокой спектральной эффективностью (бит/(с×Гц)). В свою очередь высокая спектральная эффективность, как правило, приводит к высокому уровню пик-фактора формируемого сигнала (PAPR>3 дБ). Всё это накладывает жёсткие требования к линейности радиопередающего тракта (ACPR, ACLR, EVM), что приводит к увеличению стоимости, габаритов и одновременно к снижению КПД всей системы радиосвязи.

На рисунке 1 представлена типовая нелинейная передаточная характеристика (AM-AM).

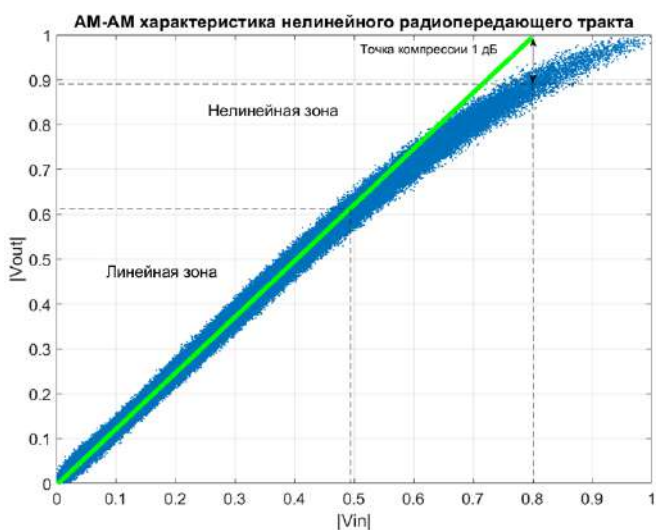


Рисунок 1

Для решения проблемы линейности радиопередающего тракта и одновременно сохранению энергетических характеристик системы радиосвязи наиболее оптимальным является использование цифровых предискажений формируемого сигнала (DPD).

На рисунке 2 представлен принцип действия DPD применительно к нелинейной передаточной характеристике (AM-AM).

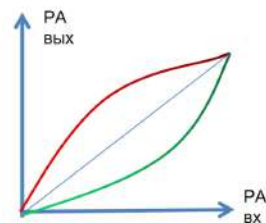


Рисунок 2

В течении последних нескольких лет компания ЦИТМ «Экспонента» ведёт исследование и разработку систем ввода цифровых предискажений DPD. На рисунке 3 представлен стенд измерения и отладки алгоритмов ЦОС для разработки систем связи с использованием DPD.

Разработка алгоритмов DPD довольно сложная задача, требующая большого количества времени и ресурсов, при этом конечный результат может потребовать значительных вычислительных ресурсов от целевой платформы.



Рисунок 3

Для снижения потенциальных затрат и потерь разработчиков систем связи компания ЦИТМ «Экспонента» предлагает IP-ядро собственной разработки DPDex-IP, предназначенное для линейаризации радиопередающего тракта современных систем радиосвязи.

Описание

IP-ядро DPDex-IP предназначено для непосредственного ввода цифровых предискажений в формируемый сигнал. Архитектура IP-ядра DPDex-IP не привязана к конкретному производителю ПЛИС/СБИС, что повышает гибкость и независимость, разрабатываемых систем радиосвязи.

Предискажение входного сигнала осуществляется в соответствии с загружаемыми коэффициентами. Загрузка коэффициентов возможна через базовый «нативный» порт, а также через стандартный интерфейс AXI-4Light. Таким образом, IP-ядро DPDex-IP способно работать с системами адаптации, работающими в режиме постоянного обновления коэффициентов (расчёт ведётся на ПЛИС/СБИС) и с системами адаптации, предусматривающими периодическое обновление коэффициентов с помощью софт-процессора (например: ARM/Nios/Microblaze/RISC-V). IP-ядро DPDex-IP имеет встроенную цепь обхода DPD, т.е. позволяет оперативно включать и выключать ввод предискажений.

Дополнительно, IP-ядро DPDex-IP осуществляет вычисление модуля сигнала для прямого и обратного каналов, что позволяет контролировать уровень сигнала на выходе радиопередающего тракта. Кроме того, опционально, IP-ядро DPDex-IP может применять заранее рассчитанные коэффициенты, что удобно для тех систем, где нелинейные свойства радиопередающего тракта не изменяются со временем. Для масштабирования и задания необходимого уровня сигнала, может использоваться входной 18-битный множитель.

Технические характеристики

- Архитектура – Memory Polynomial Advanced
- Максимальная полоса предискажаемого сигнала – 220 МГц
- Максимальная тактовая частота работы ядра – 450 МГц (Xilinx Zynq7100/ Zynq7045)
- Максимальное количество коэффициентов – 21

Ресурсы (P=5, M=5):

- LUT – 4682
- DSP – 57 (в режиме 1 clk/sample)/ 31 (в режиме 2 clk/sample) при максимальном количестве коэффициентов
- FF – 12645 (в режиме 1 clk/sample при максимальной тактовой частоте 450 МГц)

В IP-ядре DPDex-IP предусмотрена установка настроек из GUI Vivado:

- ENB BWD CHANNEL – включение/отключение блока расчёта модуля сигнала обратного канала.
- ENABLE COEFF NATIVE PORT - включение/отключение внешнего нативного порта ввода коэффициентов.
- ENB FWD CHANNEL OUT – включение/выключение.
- MEMORY – размер памяти для блока Memory Polynomial Advanced.
- ORDER – порядок полинома для блока Memory Polynomial Advanced (2 – эквивалентно полиному нечётного порядка третьей степени).

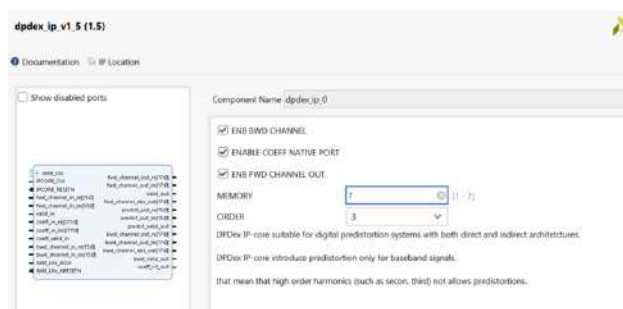


Рисунок 4

Таблица 5. Влияние памяти на общее количество коэффициентов

NUM OF COEFF	ORDER	MEMORY
3	3	1
6	3	2
9	3	3
12	3	4
15	3	5
18	3	6
21	3	7

Количество коэффициентов влияет на эффективность подавления нелинейных искажений и одновременно на сложность алгоритмов расчёта коэффициентов и быстродействие системы DPD в целом.

Производительность

IP-ядро DPDex-IP реализовано с учётом максимальных требований к быстродействию и производительности.

ЦИТМ «Экспонента» предлагает улучшенную реализацию архитектуры ввода цифровых предсказаний – Memory Polynomial Advanced. Улучшения архитектуры коснулись быстродействия, точности вычислений, минимизации вычислительных ресурсов. Основным преимуществом IP-ядра DPDex-IP является возможность предсказания сверхширокополосных сигналов (до 220 МГц).

Степень подавления уровня помехи в соседнем канале (ACLR/ACPR) зависит от качества рассчитанных коэффициентов предсказания, нелинейных свойств усилителя мощности, полосы предсказываемого сигнала. Качество коэффициентов предсказания определяется алгоритмами расчёта/адаптации. Наилучших результатов позволяют добиться алгоритмы на основе RLS-методов.

Типовое значение подавления ACLR/ACPR лежит в диапазоне от 10 дБ до 25 дБ.

На рисунке 5 представлен спектр сигнала без предсказаний и с использованием предсказаний DPDex-IP.

С практической точки зрения наиболее важным является анализ такого параметра как EVM (error vector magnitude) – модуль вектора ошибки.

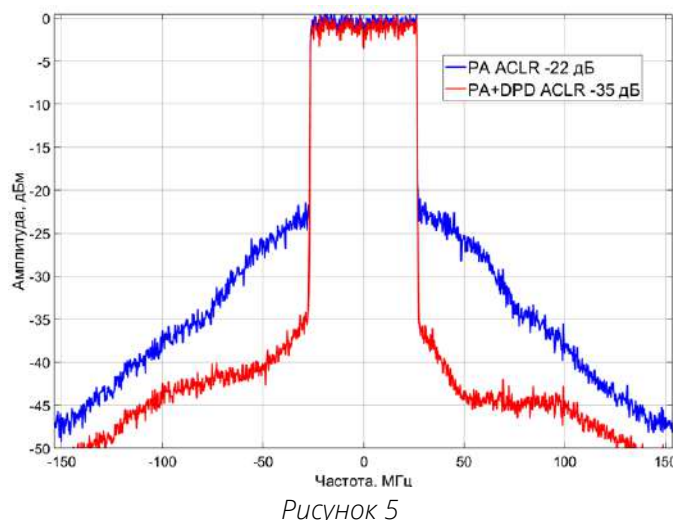


Рисунок 5

На рисунке 6 представлены созвездия сигналов формата QAM-256 без предсказаний и с использованием предсказаний DPDex-IP.

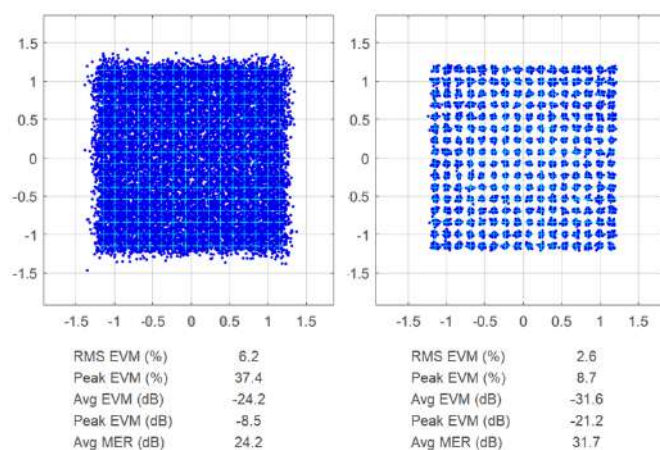


Рисунок 6

Очевидно, что использование IP-ядра DPDex-IP приводит к существенному повышению качества сигнала.

EVM сигнала улучшен на 3,6 % (более, чем в два раза).

IP-ядро DPDex-IP реализовано с учётом максимальных требований к быстродействию и производительности. ений DPDex-IP.

Интеграция

IP-ядро DPDex-IP ЦИТМ «Экспонента» всегда доступно для целевых платформ FPGA и СБИС. Для специальных применений возможно использование IP-ядра DPDex-IP в составе специализированных СнК.

Интеграция IP-ядра DPDex-IP в текущие или будущие проекты возможна в соответствии с любыми требованиями и пожеланиями заказчика. Специалисты ЦИТМ «Экспонента» помогут вам в решении этой задачи.

Свяжитесь с нами, чтобы узнать больше технических подробностей!



+7 (495) 009 65 85



info@exponenta.ru



www.exponenta.ru