

Программируемый цифровой повышающий преобразователь

Современные системы радиосвязи, беспроводной передачи данных, радиолокации и радионавигации требуют гибкого формирования комплексного I/Q сигнала перед трактом ЦАП и аналогового переноса частоты. В цифровом тракте необходимо увеличивать частоту дискретизации, корректировать уровень сигнала и выполнять перенос спектра на промежуточную частоту при сохранении потокового режима обработки.

Реализация этих функций в виде переиспользуемого IP-ядра снижает сроки разработки и упрощает интеграцию в ПЛИС/СБИС или СнК.

Для снижения потенциальных затрат и ускорения разработки компания ЦИТМ «Экспонента» предлагает IP-ядро собственной разработки DUCex-IP, ориентированное на построение цифровых трактов радиопередающих устройств широкого спектра применения.

DUCex-IP представляет собой параметризуемое IP-ядро цифрового повышающего преобразования, ориентированное на применение в составе современных решений на основе ПЛИС/СБИС или СнК. IP-ядро DUCex-IP реализует полный набор базовых функций цифрового передающего тракта: повышение частоты дискретизации за счёт интерполяции, компенсацию искажений амплитудно-частотной характеристики, цифровой частотный перенос с использованием NCO, а также амплитудную коррекцию выходного сигнала. Архитектура ядра обеспечивает работу с комплексными сигналами I/Q, поддерживает одно- и двухканальный режимы обработки и допускает гибкую настройку параметров как на этапе генерации IP-ядра DUCex-IP, так и в процессе эксплуатации.

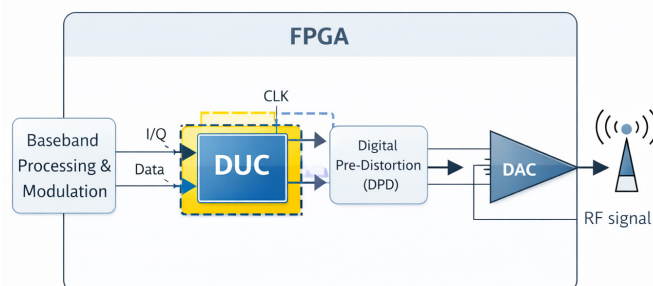


Рисунок 1

IP-ядро DUCex-IP предназначено для разработчиков цифровых передающих трактов, которым требуется готовое, воспроизводимое и интегрируемое решение для построения каналов формирования сигнала в реальном времени.

IP-ядро DUCex-IP может использоваться как самостоятельный функциональный блок в составе радиотракта, так и как часть более сложных систем цифровой обработки сигналов, в которых предъявляются повышенные требования к масштабируемости, повторяемости результатов синтеза и удобству встраивания в существующую инфраструктуру проекта.

Описание

IP-ядро DUCex-IP предназначено для цифрового повышающего преобразования комплексного (I/Q) сигнала: интерполяции, амплитудной коррекции и переноса спектра на промежуточную частоту. IP-ядро DUCex-IP поддерживает программную конфигурацию различных режимов обработки из среды Xilinx Vivado и может встраиваться в FPGA- и ASIC-проекты.

DUCex-IP поддерживает один или два независимых канала обработки. Для каждого канала доступны управляемый коэффициент интерполяции, опциональный блок амплитудной коррекции, опциональный генератор с числовым управлением (NCO) с режимом генерации синусоидальных сигналов (DDS). Управление параметрами

возможно как через AXI4-Lite регистры, так и через нативные входы конфигурации при включении параметра ENABLE_NATIVE_CONFIG.

Обработка выполняется независимо по каждому каналу. На вход поступают комплексные отсчёты (I/Q) и сигнал valid_in. Сигнал ready_out указывает готовность ядра принять новый входной отсчёт и обеспечивает интеграцию в потоковые тракты с контролем handshake.

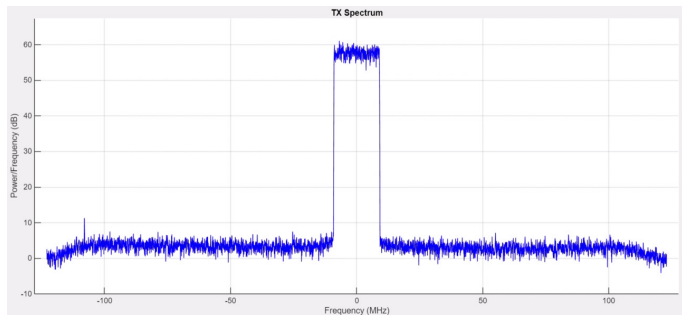


Рисунок 2

На рисунке 2 представлен спектр сигнала на выходе программно-определяемого радио PITM SDR USRP, использующего IP-ядро DUCex-IP для интерполяции тестового сигнала LTE ETM3.1 в 8 раз (до $F_s = 245.76$ Msps).

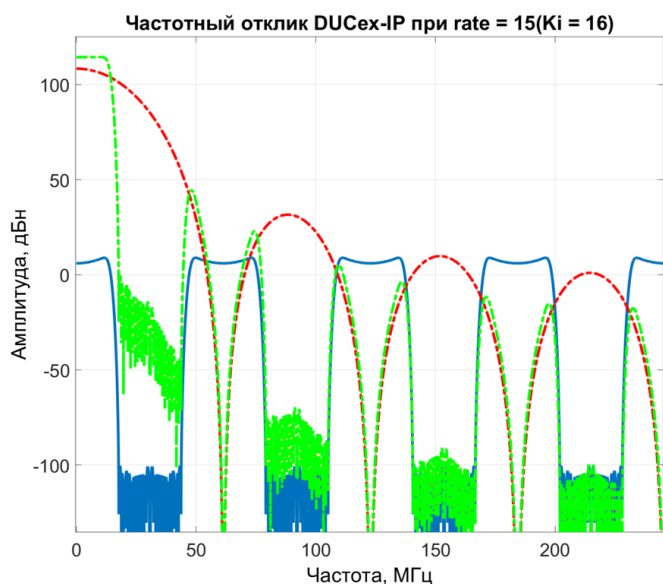


Рисунок 3

Интерполяция повышает частоту дискретизации в соответствии с выражением: $F_{s_out} = F_{s_in} \times K$, где K – общий коэффициент интерполяции. Для снижения вычислительных ресурсов тракт реализуется

каскадом КИХ-фильтра half-band ($x2$) и CIC-фильтра (xR), а также компенсационным КИХ-фильтром для коррекции амплитудно-частотной характеристики CIC-фильтра.

Генератор с числовым управлением NCO реализует перенос частоты на основе фазового аккумулятора. Параметры phase_inc и phase_offset задаются в 32-битном формате int32. Для сценариев отладки и тестирования предусмотрен режим DDS, позволяющий включать встроенные генераторы синусоидального сигнала.

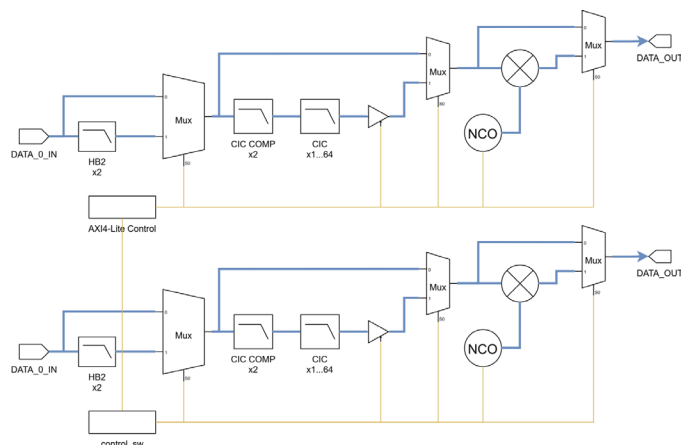


Рисунок 4

Пропускная способность выходного тракта определяется коэффициентом интерполяции rate и частотой тактирования IPCORE_CLK. При корректном соблюдении handshake (valid_in / ready_out) ядро обеспечивает детерминированную потоковую обработку. Латентность зависит от конфигурации фильтров, включения gain-corrector и NCO и определяется глубиной конвейера.

Технические характеристики

- Архитектура – FIR HB2+FIR CIC COMP+CIC
- Максимальная тактовая частота работы ядра – 550 МГц (Xilinx US+)
- Диапазон регулировки коэффициента интерполяции – 1,2:2:128
- Ресурсы (1 канал, NCO=0, Gain=0):

LUT – 3200

DSP – 30

FF – 8400

В IP-ядре DUCex-IP предусмотрена установка настроек из GUI Vivado:

Таблица 1.

Параметр	Значение	Описание
G_NUM_CHANNELS	1 или 2	Количество независимых каналов обработки.
G_ENABLE_NCO	0/1	Включение NCO для переноса частоты и DDS
G_ENABLE_GAIN_CORRECTOR	0/1	Включение блока амплитудной коррекции (gain-corrector).
ENABLE_NATIVE_CONFIG	0/1	При 1 — параметры rate/rst/enb/gain_* доступны через внешние порты; при 0 — управление через AXI4-Lite регистры.

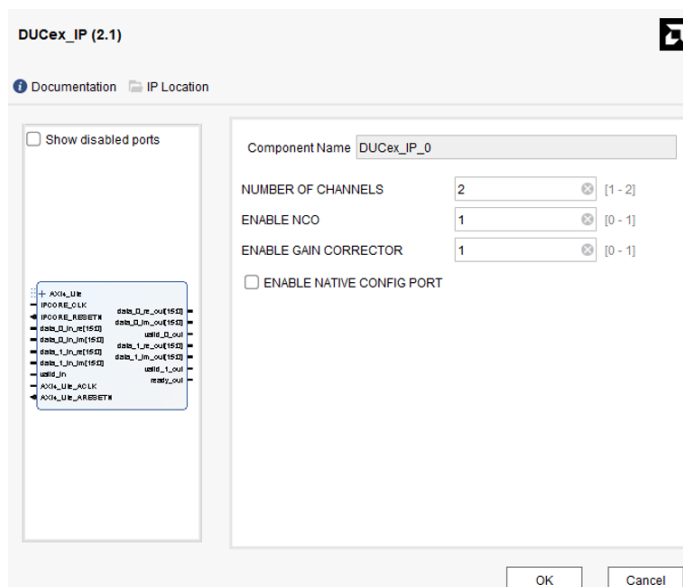


Рисунок 5

Производительность

Пропускная способность выходного тракта определяется коэффициентом интерполяции rate и частотой тактирования IP CORE_CLK. При корректном соблюдении handshake (valid_in/ready_out) ядро обеспечивает детерминированную обработку в потоковом режиме.

Задержка (латентность) зависит от конфигурации фильтров (CIC/FIR), включения gain-corrector и NCO и определяется глубиной конвейера; для конкретной ПЛИС

рекомендуется фиксировать значения по результатам моделирования и временного анализа Vivado.

Интеграция

IP-ядро программируемого цифрового повышающего преобразователя DUCex-IP ЦИТМ «Экспонента» всегда доступно для целевых платформ FPGA и СБИС. Для специальных применений возможно использование IP-ядра DUCex-IP в составе специализированных систем на кристалле (СнК).

Интеграция IP-ядра DUCex-IP в текущие или будущие проекты возможна в соответствии с любыми требованиями и пожеланиями заказчика. Специалисты ЦИТМ «Экспонента» помогут вам в решении этой задачи.

Свяжитесь с нами, чтобы узнать больше технических подробностей!

+7 (495) 009 65 85
 info@exponenta.ru
 www.exponenta.ru