

РЕЗУЛЬТАТЫ

В результате все цели проекта были полностью достигнуты. Модем для ПЛИС с необходимой функциональностью и характеристиками был реализован командой из четырех инженеров в указанное время и передан для интеграции в состав радиорелейной системы. Была подготовлена команда специалистов, владеющая модельно-ориентированной методологией и способная разрабатывать системы цифровой обработки сигналов от уровня спецификации до IP-блоков, готовых для интеграции на ПЛИС. Полученная модель модема является расширяемой и переносимой, создавая хороший задел для создания на ее основе новых продуктов и решений.



Разработка модема ПЛИС для радиорелейной системы связи миллиметрового диапазона с использованием методологии модельно-ориентированного проектирования



info@exponenta.ru
exponenta.ru



contacts@radiogigabit.com
radiogigabit.ru

ЗАДАЧА

Разработка высокоскоростного модема на ПЛИС для радиорелейной системы связи

РЕШЕНИЕ

Использование модельно-ориентированного подхода на основе среды Simulink для всех этапов разработки от создания протокола до генерации кода IP-блоков на языке описания аппаратуры Verilog.

РЕЗУЛЬТАТ

Успешное выполнение проекта и завершение разработки в четырехмесячный срок, что было бы невозможно при применении традиционной методологии.

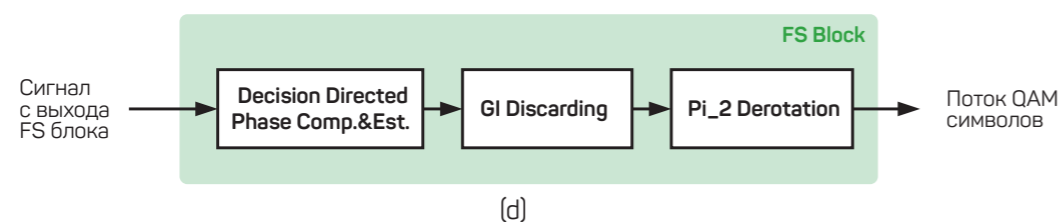
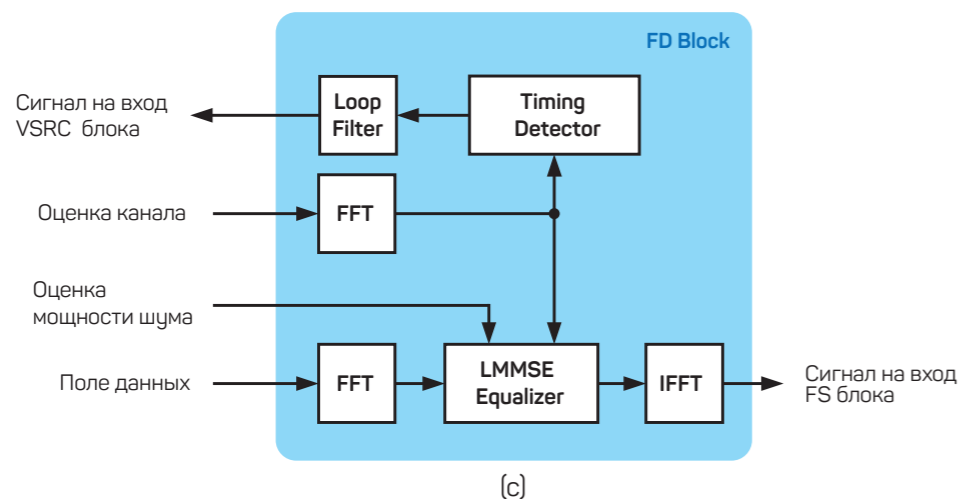
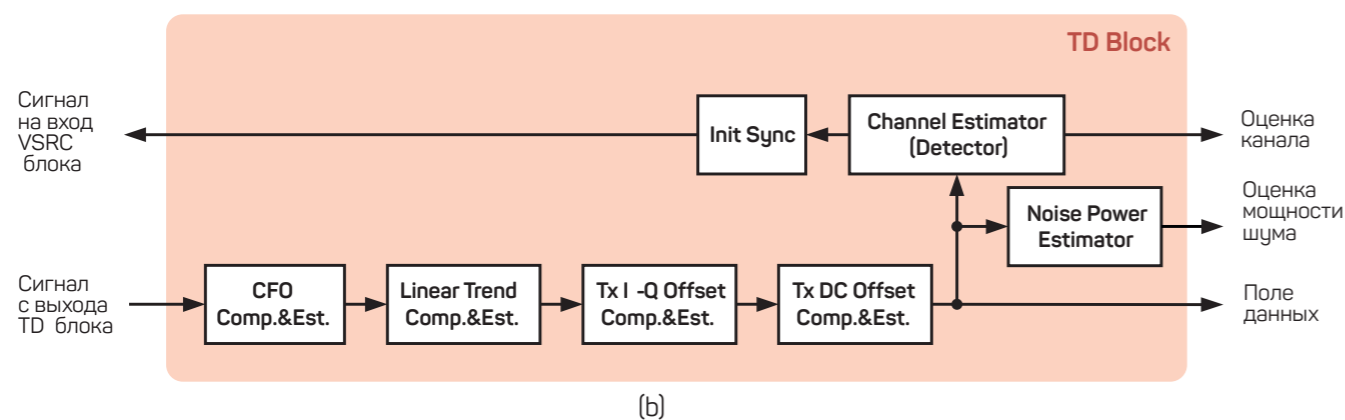
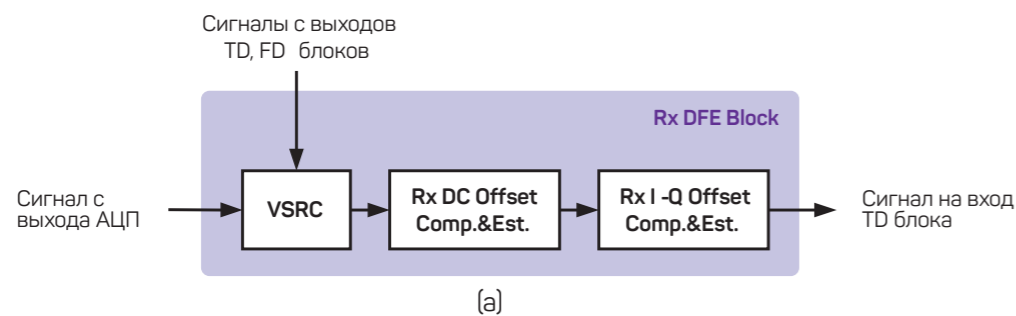
ИСПОЛЬЗОВАННЫЕ ПРОДУКТЫ

Simulink
Fixed-Point Designer

HDL Coder
DSP System Toolbox

Communications
System Toolbox

Структура приемного тракта



Разработка модема ПЛИС для радиорелейной системы связи миллиметрового диапазона с использованием методологии модельно-ориентированного проектирования

Рынок телекоммуникационного оборудования характеризуется высоким уровнем конкуренции и быстрыми темпами развития. Поэтому успешный продукт должен иметь отличные функциональные характеристики, низкую себестоимость и быть выведен на рынок без опозданий.

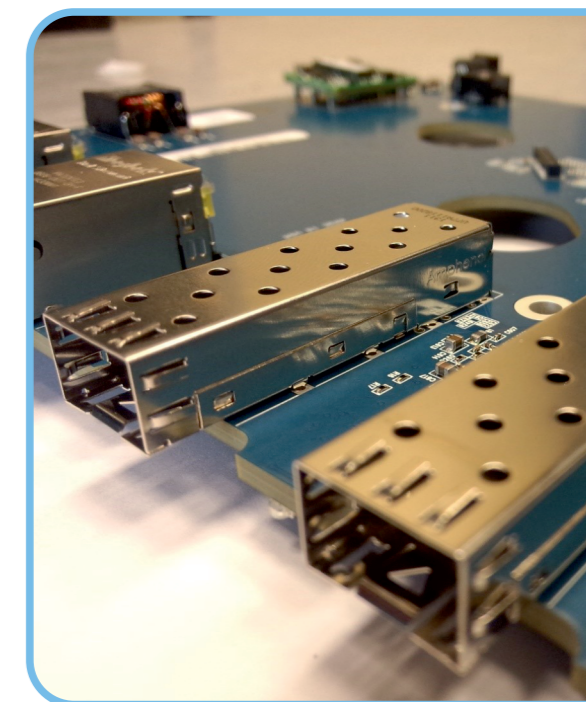
ООО «Радио Гигабит» является разработчиком радиорелейных систем связи, которые лицензируются и серийно выпускаются несколькими производителями телекоммуникационного оборудования в разных странах.

Перед компанией была поставлена задача разработки нового модема на ПЛИС для радиорелейной системы связи миллиметрового диапазона, которая должна была быть решена в короткие сроки – не более четырех месяцев.

ЗАДАЧА

Для того, чтобы соответствовать требованиям продукта и ожиданиям заказчиков, разрабатываемый модем должен был одновременно удовлетворять нескольким условиям:

- Поддерживать три ширины полосы частот 250/500/750 МГц, SC-FDE модуляцию с сигнальными созвездиями BPSK/QPSK/16QAM/64QAM и LDPC кодированием. Максимальная пропускная способность должна достигать 3 Гбит/с;
- Разработка модема должна быть основана на новом протоколе передачи данных, который также должен быть создан в рамках проекта;
- Для модема должен быть разработан набор алгоритмов синхронизации и компенсации искажений радиочастотной части, чтобы обеспечить требуемые характеристики производительности при работе с «грязными» радиочастотными модулями, основанными на интегрированных приемопередатчиках миллиметрового диапазона;
- Алгоритмы работы модема должны быть представлены в арифметике с фиксированной точкой и реализованы как IP-блоки на языке описания аппаратуры Verilog;
- Аппаратная реализация модема должна быть эффективной с точки зрения используемых ресурсов ПЛИС и позволять применение низкостоимостной ПЛИС Xilinx Artix-7-200;
- Вся разработка должна быть выполнена за четыре месяца с максимально возможным использованием одних и тех же специалистов на всех этапах проекта.



РЕШЕНИЕ

Для решения задачи был выбран модельно-ориентированный подход на основе системы Simulink компании MathWorks. Базовые модели Simulink предоставляют обширные возможности для реализации и проверки (путем численного моделирования) протоколов работы системы беспроводной связи и алгоритмов передатчика и приемника. Пакет Fixed-Point Designer автоматизирует большую часть трудоемкого процесса перевода разработки из арифметики с плавающей точкой в фиксированную точку. Использование средства автоматической генерации исходных кодов HDL Coder позволяет автоматически получить высококачественный читаемый код на языке описания аппаратуры Verilog, при этом параметры генерации могут быть настроены под точные требования конечной системы. Множество стандартных блоков из библиотек DSP System Toolbox и Communications System Toolbox могут быть напрямую использованы в проекте, сохраняя время и внимание разработчиков на реализации уникальных функций системы. Использование единой среды проектирования значительно упрощает отладку блоков модема на всех стадиях разработки, также позволяя возвращаться на предыдущие этапы и делать итерации в дизайне, не отбрасывая при этом график выполнения проекта катастрофически назад.